

**ANALISIS PERBANDINGAN PERFORMA *CONTROLLER ONOS* DAN
OPENDAYLIGHT PADA ARSITEKTUR *SOFTWARE DEFINED*
*NETWORK***

SKRIPSI

Diajukan untuk memenuhi salah satu syarat mencapai derajat Sarjana
Program Studi Teknik Komputer



disusun oleh

ABI FADRI UNTORO

19.83.0380

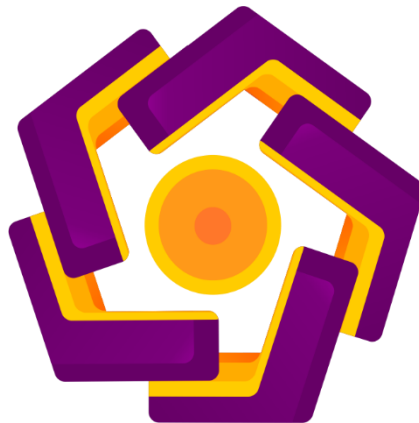
Kepada

**FAKULTAS ILMU KOMPUTER
UNIVERSITAS AMIKOM YOGYAKARTA
YOGYAKARTA
2023**

**ANALISIS PERBANDINGAN PERFORMA *CONTROLLER*
ONOS DAN *OPENDAYLIGHT* PADA ARSITEKTUR
*SOFTWARE DEFINED NETWORK***

SKRIPSI

untuk memenuhi salah satu syarat mencapai derajat Sarjana
Program Studi Teknik Komputer



disusun oleh

ABI FADRI UNTORO

19.83.0380

Kepada

**FAKULTAS ILMU KOMPUTER
UNIVERSITAS AMIKOM YOGYAKARTA
YOGYAKARTA
2023**

HALAMAN PERSETUJUAN

SKRIPSI

**Analisis Perbandingan Performa *Controller ONOS* dan *OpenDayLight* Pada
Arsitektur *Software Defined Network***


yang disusun dan diajukan oleh

ABI FADRI UNTORO

19.83.0380

telah disetujui oleh Dosen Pembimbing Skripsi
pada tanggal 21 Agustus 2023

Dosen Pembimbing,


Banu Santoso, S.T.M. Eng

NIK. 190302327

HALAMAN PENGESAHAN

SKRIPSI

**Analisis Perbandingan Performa *Controller ONOS* dan *OpenDayLight* Pada
Arsitektur *Software Defined Network***

yang disusun dan diajukan oleh

Abi Fadri Untoro

19.83.0380

Telah dipertahankan di depan Dewan Penguji
pada tanggal 21 Agustus 2023

Susunan Dewan Penguji

Nama Penguji

Tanda Tangan

Joko Dwi Santoso, M.Kom
NIK. 190302181

Yudi Sutanto, M. Kom
NIK. 190302039

Banu Santoso, S.T., M.Eng
NIK. 190302327



Skripsi ini telah diterima sebagai salah satu persyaratan
untuk memperoleh gelar Sarjana Komputer
Tanggal 21 Agustus 2023

DEKAN FAKULTAS ILMU KOMPUTER



Hanif Al Fatta, S.Kom., M.Kom.
NIK. 190302096

HALAMAN PERNYATAAN KEASLIAN SKRIPSI

Yang bertandatangan di bawah ini,

Nama mahasiswa : **Abi Fadri Untoro**
NIM : **19.83.0380**

Menyatakan bahwa Skripsi dengan judul berikut:

Analisis Perbandingan Performa *Controller ONOS* dan *OpenDayLight* Pada Arsitektur *Software Defined Network*

Dosen Pembimbing : **Banu Santoso, S.T, M.Eng**

1. Karya tulis ini adalah benar-benar ASLI dan BELUM PERNAH diajukan untuk mendapatkan gelar akademik, baik di Universitas AMIKOM Yogyakarta maupun di Perguruan Tinggi lainnya.
2. Karya tulis ini merupakan gagasan, rumusan dan penelitian SAYA sendiri, tanpa bantuan pihak lain kecuali arahan dari Dosen Pembimbing.
3. Dalam karya tulis ini tidak terdapat karya atau pendapat orang lain, kecuali secara tertulis dengan jelas dicantumkan sebagai acuan dalam naskah dengan disebutkan nama pengarang dan disebutkan dalam Daftar Pustaka pada karya tulis ini.
4. Perangkat lunak yang digunakan dalam penelitian ini sepenuhnya menjadi tanggung jawab SAYA, bukan tanggung jawab Universitas AMIKOM Yogyakarta.
5. Pernyataan ini SAYA buat dengan sesungguhnya, apabila di kemudian hari terdapat penyimpangan dan ketidakbenaran dalam pernyataan ini, maka SAYA bersedia menerima SANKSI AKADEMIK dengan pencabutan gelar yang sudah diperoleh, serta sanksi lainnya sesuai dengan norma yang berlaku di Perguruan Tinggi.

Yogyakarta, 21 Agustus 2023

Yang Menyatakan,


Abi Fadri Untoro

HALAMAN PERSEMBAHAN

Puji Syukur penulis panjatkan kepada Allah SWT, yang telah memberikan kesehatan, rahmat dan hidayah, sehingga penulis masih diberikan kesempatan untuk menyelesaikan skripsi ini, sebagai salah satu syarat untuk mendapatkan gelar kesarjanaan. Walaupun jauh dari kata sempurna, namun penulis bangga telah mencapai pada titik ini, yang akhirnya skripsi ini bisa selesai diwaktu yang tepat.

Skripsi atau Tugas akhir ini saya persembahkan untuk :

Ayah dan Ibu, Tugiarto dan Poniwati terimakasih atas doa, semangat, motivasi, pengorbanan, nasehat serta kasih sayang yang tidak pernah henti sampai saat ini.

Dosen Pembimbing saya, Banu Santoso,S.T,M.Eng yang sudah membimbing serta memberi masukan dan saran selama ini, sehingga saya dapat menyelesaikan skripsi ini tepat waktu.

Semua teman-teman Teknik Komputer Angkatan 2019

KATA PENGANTAR

Puji syukur kepada Allah SWT berkat Rahmat, Hidayah, dan Karunia-Nya kepada kita semua sehingga kami dapat menyelesaikan proposal skripsi dengan judul Analisis Perbandingan Performa *Controller ONOS* dan *OpenDayLight* Pada Arsitektur Software Defined Network. Laporan proposal skripsi ini disusun sebagai salah satu syarat untuk mengerjakan skripsi pada program Strata-1 di Program Sarjana Teknik Komputer Universitas AMIKOM Yogyakarta.

Penulis menyadari dalam penyusunan proposal skripsi ini tidak akan selesai tanpa bantuan dari berbagai pihak. Karena itu pada kesempatan ini kami ingin mengucapkan terima kasih kepada:

1. Yth. Bapak Dr. Achmad Fauzi, MM selaku Dekan Fakultas Ilmu Komputer Universitas AMIKOM Yogyakarta.
2. Yth. Bapak Dony Ariyus, M.Kom selaku Kepala Prodi Teknik Komputer Universitas AMIKOM Yogyakarta.
3. Yth. Bapak Banu Santoso S.T.,M.Eng selaku dosen pembimbing.

Keluarga besar Universitas AMIKOM Yogyakarta, khususnya teman-teman seperjuangan kami di Prodi Teknik Komputer, atas semua dukungan, semangat, serta kerjasamanya.

Kami menyadari proposal skripsi ini tidak luput dari berbagai kekurangan. Penulis mengharapkan saran dan kritik demi kesempurnaan dan perbaikannya sehingga akhirnya laporan proposal skripsi ini dapat memberikan manfaat bagi bidang pendidikan dan penerapan di lapangan serta bisa dikembangkan lagi lebih lanjut.

Yogyakarta, 21 Agustus 2023

Penulis

DAFTAR ISI

HALAMAN PERSETUJUAN.....	iii
HALAMAN PENGESAHAN	iv
HALAMAN PERNYATAAN KEASLIAN SKRIPSI	v
HALAMAN PERSEMBAHAN	vi
KATA PENGANTAR	vii
DAFTAR ISI.....	viii
DAFTAR TABEL.....	xii
DAFTAR GAMBAR.....	xiii
DAFTAR LAMPIRAN.....	xix
INTISARI	xx
ABSTRACT.....	xxi
BAB I PENDAHULUAN.....	1
1.1 Latar Belakang	1
1.2 Rumusan Masalah	3
1.3 Batasan Masalah.....	3
1.4 Tujuan Penelitian.....	4
1.5 Manfaat Penelitian.....	4
1.6 Sistematika Penulisan.....	4
BAB II.....	6
TINJAUAN PUSTAKA	6
2.1 Studi Literatur	6
2.2 Dasar Teori.....	15
2.2.1 Jaringan Komputer.....	15

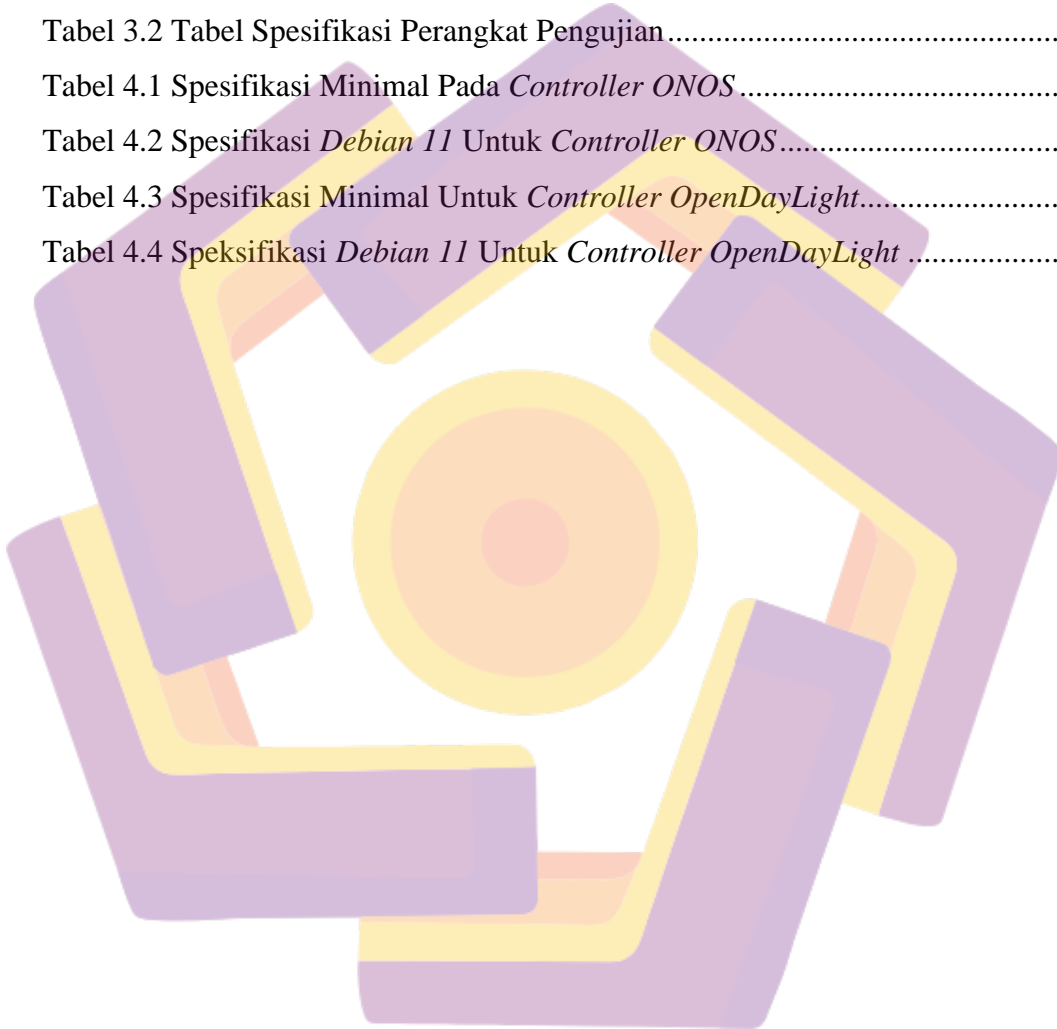
2.2.2	Topologi Jaringan	15
2.2.3	<i>Software Defined Network</i>	17
2.2.4	<i>Controller</i>	20
2.2.5	<i>OpenFlow Switch</i>	20
2.2.6	<i>OpenDayLight</i>	21
2.2.7	<i>ONOS</i>	22
2.2.8	Mininet.....	22
2.2.9	QoS	23
2.2.10	<i>Throughput</i>	23
2.2.11	Packet Loss	24
2.2.12	Jitter.....	25
2.2.13	<i>IPD</i>	25
2.2.14	<i>Virtualisasi</i>	25
2.2.15	<i>Debian</i>	26
2.2.16	<i>Ubuntu</i>	26
BAB III METODE PENELITIAN		27
3.1.1	Metodologi penelitian.....	27
3.1.2	Studi Literatur	28
3.1.3	Analisis	29
3.1.4	Perancangan	29
3.1.5	Implementasi.....	29
3.1.6	Pengujian dan Analisis.....	29
3.1.7	Pengambilan Kesimpulan	29
3.1.8	Alur Penelitian	29
3.2	Alat dan Bahan	31

BAB IV HASIL DAN PEMBAHASAN	33
4.1.1 Tahap Perancangan Dan Implementasi	33
4.1.2 Konfigurasi <i>Mininet</i>	33
4.1.3 Konfigurasi <i>Controller ONOS</i>	36
4.1.3.1 Konfigurasi <i>Debian 11</i>	36
4.1.3.2 Memasang <i>Java 11</i>	37
4.1.3.3 Memasang <i>CURL</i>	37
4.1.3.4 Membuat Direktori	37
4.1.3.5 Instalasi <i>Controller ONOS</i>	37
4.1.4 Konfigurasi <i>OpenDayLight</i>	40
4.1.4.1 Konfigurasi <i>Debian 11</i>	40
4.1.4.2 Memasang <i>Java 8</i>	41
4.1.4.3 Instalasi <i>OpenDayLight Oxygen</i>	41
4.1.5 Konfigurasi Topologi Jaringan.....	43
4.1.5.1 Topologi <i>Star 23 Switch 40 Host</i>	43
4.1.5.2 Topologi <i>Star 23 Switch</i> untuk <i>IPD</i>	49
4.1.5.3 Topologi <i>Star 23 Switch</i> untuk <i>IPERF</i>	51
4.1.5.4 Topologi <i>Star 31 Switch 60 Host</i>	58
4.1.5.5 Topologi <i>Star 31 Switch</i> untuk <i>IPD</i>	64
4.1.5.6 Topologi <i>Star 31 Switch</i> untuk <i>IPERF</i>	68
4.1.5.7 Topologi <i>Ring 24 Switch 48 Host</i>	77
4.1.5.8 Topologi <i>Ring 24 Switch</i> untuk <i>IPD</i>	82
4.1.5.9 Topologi <i>Star 24 Switch</i> untuk <i>IPERF</i>	84
4.1.5.10 Topologi <i>Ring 32 Switch 64 Host</i>	92
4.1.5.11 Topologi <i>Ring 32 Switch</i> untuk <i>IPD</i>	98

4.1.5.12	Topologi <i>Ring</i> 32 <i>Switch</i> untuk <i>IPERF</i>	101
4.1.5.13	Topologi <i>Mesh</i> 24 <i>Switch</i> 48 <i>Host</i>	111
4.1.5.14	Topologi <i>Mesh</i> 24 <i>Switch</i> untuk <i>IPD</i>	117
4.1.5.15	Topologi <i>Mesh</i> 24 <i>Switch</i> untuk <i>IPERF</i>	119
4.1.5.16	Topologi <i>Mesh</i> 32 <i>Switch</i> 64 <i>Host</i>	123
4.1.5.17	Topologi <i>Mesh</i> 32 <i>Switch</i> untuk <i>IPD</i>	131
4.1.5.18	Topologi <i>Mesh</i> 32 <i>Switch</i> untuk <i>IPERF</i>	134
4.1.5.19	Topologi <i>Tree</i> 24 <i>Switch</i> 48 <i>Host</i>	144
4.1.5.20	Topologi <i>Tree</i> 24 <i>Switch</i> untuk <i>IPD</i>	150
4.1.5.21	Topologi <i>Tree</i> 24 <i>Switch</i> untuk <i>IPERF</i>	153
4.1.5.22	Topologi <i>Tree</i> 32 <i>Switch</i> 64 <i>Host</i>	161
4.1.5.23	Topologi <i>Tree</i> 32 <i>Switch</i> untuk <i>IPD</i>	167
4.1.5.24	Topologi <i>Tree</i> 32 <i>Switch</i> untuk <i>IPERF</i>	170
4.2.1	Tahap Pengujian dan Analisis	180
4.2.1.1	Tahap Pengujian	180
4.2.1.2	Tahap Analisis Data	180
BAB V PENUTUP		259
5.1	Kesimpulan	259
5.2	Saran	260
REFERENSI		261
LAMPIRAN		263

DAFTAR TABEL

Tabel 2.1 Keaslian Penelitian	9
Tabel 2.2 Kategori <i>Throughput</i>	24
Tabel 2.3 Kategori <i>Packet Loss</i>	24
Tabel 2.4 Kategori <i>Jitter</i>	25
Tabel 3.1 Tabel Alat dan Bahan.....	31
Tabel 3.2 Tabel Spesifikasi Perangkat Pengujian.....	31
Tabel 4.1 Spesifikasi Minimal Pada <i>Controller ONOS</i>	36
Tabel 4.2 Spesifikasi <i>Debian 11</i> Untuk <i>Controller ONOS</i>	36
Tabel 4.3 Spesifikasi Minimal Untuk <i>Controller OpenDayLight</i>	40
Tabel 4.4 Spesifikasi <i>Debian 11</i> Untuk <i>Controller OpenDayLight</i>	40



DAFTAR GAMBAR

Gambar 2.1 Topologi <i>Star</i>	15
Gambar 2.2 Topologi <i>Ring</i>	16
Gambar 2.3 Topologi <i>Mesh</i>	16
Gambar 2.4 Topologi <i>Tree</i>	17
Gambar 2.5 Arsitektur <i>Software Defined Network</i>	17
Gambar 2.6 Lapisan Arsitektur <i>Software Defined Network</i>	18
Gambar 2.7 Arsitektur <i>OpenDayLight</i>	22
Gambar 2.8 Arsitektur <i>ONOS</i>	22
Gambar 2.9 Arsitektur <i>Mininet</i>	23
Gambar 3.1 Tahapan Penelitian	28
Gambar 3.2 Alur Penelitian	30
Gambar 3.3 Sistem Pengujian.....	32
Gambar 3.4 Topologi Jaringan Pada Sistem Pengujian.....	32
Gambar 4.1 File Zip <i>Mininet</i>	33
Gambar 4.2 File Ovf <i>Mininet</i>	33
Gambar 4.3 Proses Import <i>Mininet</i>	34
Gambar 4.4 Speksifikasi VM <i>Mininet</i>	34
Gambar 4.5 <i>Mininet</i> Pada <i>VirtualBox</i>	35
Gambar 4.6 Tampilan Awal <i>Mininet</i>	35
Gambar 4.7 Proses Memasang <i>Java 11</i>	37
Gambar 4.8 Proses Memasang <i>CURL</i>	37
Gambar 4.9 Pembuatan Direktori <i>/opt/</i>	37
Gambar 4.10 Proses Mengunduh <i>ONOS</i>	37
Gambar 4.11 File Kompresi <i>ONOS</i>	38
Gambar 4.12 Proses Mengekstrak File <i>ONOS</i>	38
Gambar 4.13 Proses Memindahkan File <i>ONOS</i>	38
Gambar 4.14 Proses Menjalankan Layanan <i>ONOS</i>	38
Gambar 4.15 Tampilan <i>ONOS WEB-UI</i>	38
Gambar 4.16 <i>Menu Applications</i>	39
Gambar 4.17 Aplikasi Yang Dijalankan Pada <i>ONOS</i>	39

Gambar 4.18 File <i>Java 8</i>	41
Gambar 4.19 Mengekstrak File <i>Java 8</i>	41
Gambar 4.20 Konfigurasi <i>Java 8</i>	41
Gambar 4.21 Membuat Direktori <i>OpenDayLight</i>	41
Gambar 4.22 Proses Mendunduh <i>OpenDayLight</i>	41
Gambar 4.23 Mengekstrak <i>OpenDayLight</i>	42
Gambar 4.24 Menjalankan <i>OpenDayLight</i>	42
Gambar 4.25 Tampilan <i>OpenDayLight</i>	42
Gambar 4.26 Memasang aplikasi <i>features-dlux</i>	42
Gambar 4.27 Memasang Aplikasi <i>odl-l2switch-all</i>	42
Gambar 4.28 Memasang <i>features-dluxapps</i>	42
Gambar 4.29 Memasang <i>features-OpenFlowplugin</i>	43
Gambar 4.30 Topologi <i>Star 23 Switch</i>	43
Gambar 4.31 Topologi <i>Star 31 Switch 60 Host</i>	58
Gambar 4.32 Topologi <i>Ring 24 Switch 48 Host</i>	77
Gambar 4.33 Topologi <i>Ring 32 Switch 64 Host</i>	92
Gambar 4.34 Topologi <i>Mesh 24 Switch 48 Host</i>	111
Gambar 4.35 Topologi <i>Mesh 32 Switch 64 Host</i>	123
Gambar 4. 36 Topologi <i>Tree 24 Switch 48 Host</i>	144
Gambar 4.37 Topologi <i>Tree 32 Switch 64 Host</i>	161
Gambar 4.38 Proses Pengujian <i>iperf</i>	180
Gambar 4.39 Proses Pengujian <i>IPD</i>	180
Gambar 4.40 Nilai Rata-Rata <i>IPD STAR 23 Switch</i>	180
Gambar 4.41 Nilai Minimal <i>IPD STAR 23 Switch</i>	181
Gambar 4.42 Nilai Maksimal <i>IPD STAR 23 Switch</i>	181
Gambar 4.43 Nilai Rata-Rata <i>Throughput STAR 23 Switch</i>	182
Gambar 4.44 Nilai Minimal <i>Throughput STAR 23 Switch</i>	182
Gambar 4.45 Nilai Maksimal <i>Throughput STAR 23 Switch</i>	183
Gambar 4.46 Nilai Rata-Rata <i>Throughput UDP STAR 23 Switch</i>	184
Gambar 4.47 Nilai Minimal <i>Throughput UDP STAR 23 Switch</i>	184
Gambar 4.48 Nilai Maksimal <i>Throughput UDP STAR 23 Switch</i>	185

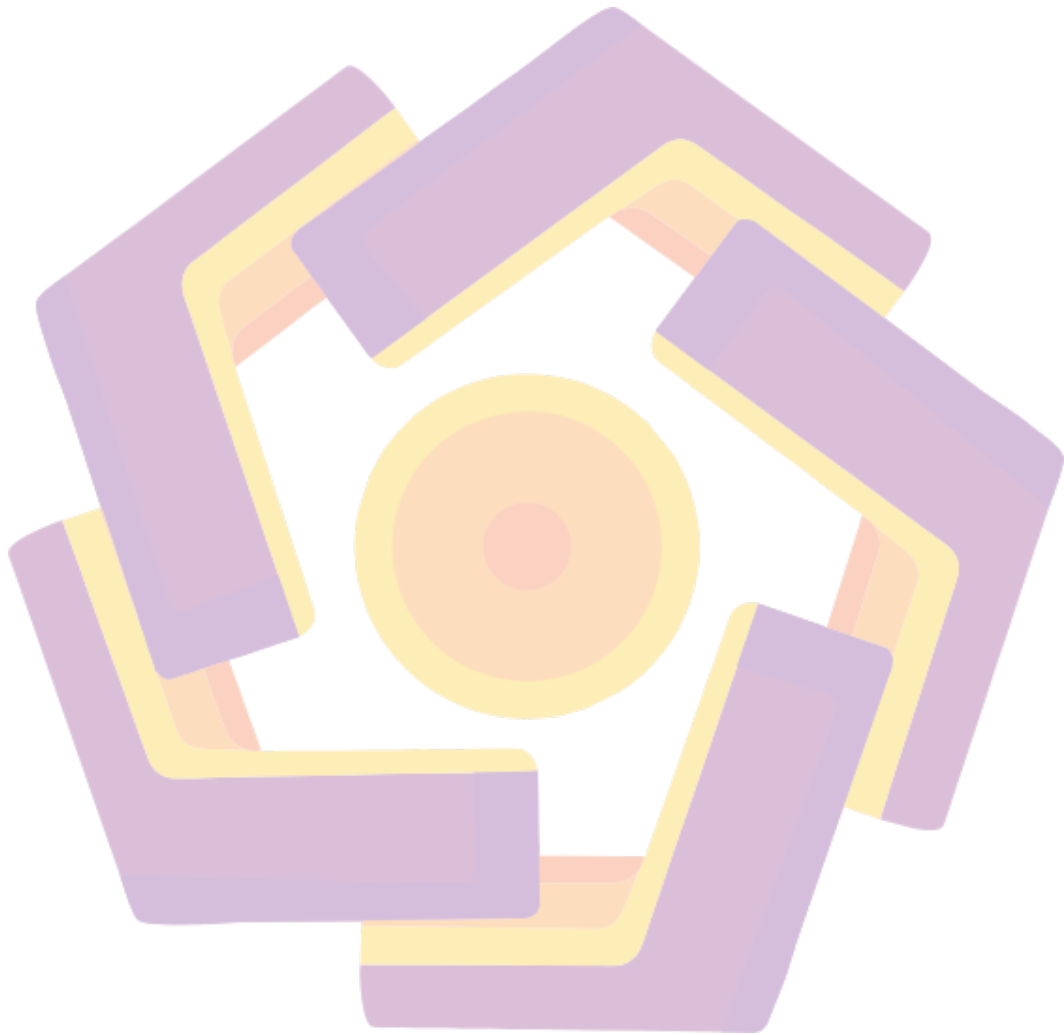
Gambar 4.49 Nilai Rata-Rata <i>Jitter UDP STAR 23 Switch</i>	186
Gambar 4.50 Nilai Minimal <i>Jitter UDP STAR 23 Switch</i>	186
Gambar 4.51 Nilai Maksimal <i>Jitter UDP STAR 23 Switch</i>	187
Gambar 4.52 Nilai Rata-Rata <i>Packet Loss UDP STAR 23 Switch</i>	188
Gambar 4.53 Nilai Minimal <i>Packet Loss UDP STAR 23 Switch</i>	188
Gambar 4.54 Nilai Maksimal <i>Packet Loss UDP STAR 23 Switch</i>	189
Gambar 4.55 Nilai Rata-Rata <i>IPD STAR 31 Switch</i>	190
Gambar 4.56 Nilai Minimal <i>IPD STAR 31 Switch</i>	190
Gambar 4.57 Nilai Maksimal <i>IPD STAR 31 Switch</i>	191
Gambar 4.58 Nilai Rata-Rata <i>Throughput STAR 31 Switch</i>	192
Gambar 4.59 Nilai Minimal <i>Throughput STAR 31 Switch</i>	192
Gambar 4.60 Nilai Maksimal <i>Throughput STAR 31 Switch</i>	193
Gambar 4.61 Nilai Rata-Rata <i>Throughput UDP STAR 31 Switch</i>	194
Gambar 4.62 Nilai Minimal <i>Throughput UDP STAR 31 Switch</i>	194
Gambar 4.63 Nilai Maksimal <i>Throughput UDP STAR 31 Switch</i>	195
Gambar 4.64 Nilai Rata-Rata <i>Jitter UDP STAR 31 Switch</i>	196
Gambar 4.65 Nilai Minimal <i>Jitter UDP STAR 31 Switch</i>	196
Gambar 4.66 Nilai Maksimal <i>Jitter UDP STAR 31 Switch</i>	197
Gambar 4.67 Nilai Rata-Rata <i>Packet Loss UDP STAR 31 Switch</i>	198
Gambar 4.68 Nilai Minimal <i>Packet Loss UDP STAR 31 Switch</i>	198
Gambar 4.69 Nilai Maksimal <i>Packet Loss UDP STAR 31 Switch</i>	199
Gambar 4.70 Nilai Rata-Rata <i>IPD RING 24 Switch</i>	200
Gambar 4.71 Nilai Minimal <i>IPD RING 24 Switch</i>	200
Gambar 4.72 Nilai Maksimal <i>IPD RING 24 Switch</i>	201
Gambar 4.73 Nilai Rata-Rata <i>Throughput RING 24 Switch</i>	202
Gambar 4.74 Nilai Minimal <i>Throughput RING 24 Switch</i>	202
Gambar 4.75 Nilai Maksimal <i>Throughput RING 24 Switch</i>	203
Gambar 4.76 Nilai Rata-Rata <i>Throughput UDP RING 24 Switch</i>	204
Gambar 4.77 Nilai Minimal <i>Throughput UDP RING 24 Switch</i>	204
Gambar 4.78 Nilai Maksimal <i>Throughput UDP RING 24 Switch</i>	205
Gambar 4.79 Nilai Rata-Rata <i>Jitter UDP RING 24 Switch</i>	206

Gambar 4.80 Nilai Minimal <i>Jitter UDP RING 24 Switch</i>	206
Gambar 4.81 Nilai Maksimal <i>Jitter UDP RING 24 Switch</i>	207
Gambar 4.82 Nilai Rata-Rata <i>Packet Loss UDP RING 24 Switch</i>	208
Gambar 4.83 Nilai Minimal <i>Packet Loss UDP RING 24 Switch</i>	208
Gambar 4.84 Nilai Maksimal <i>Packet Loss UDP RING 24 Switch</i>	209
Gambar 4.85 Nilai Rata-Rata <i>IPD RING 32 Switch</i>	210
Gambar 4.86 Nilai Minimal <i>IPD RING 32 Switch</i>	210
Gambar 4.87 Nilai Maksimal <i>IPD RING 32 Switch</i>	211
Gambar 4.88 Nilai Rata-Rata <i>Throughput RING 32 Switch</i>	212
Gambar 4.89 Nilai Minimal <i>Throughput RING 32 Switch</i>	212
Gambar 4.90 Nilai Maksimal <i>Throughput RING 32 Switch</i>	213
Gambar 4.91 Nilai Rata-Rata <i>Throughput UDP RING 32 Switch</i>	214
Gambar 4.92 Nilai Minimal <i>Throughput UDP RING 32 Switch</i>	214
Gambar 4.93 Nilai Maksimal <i>Throughput UDP RING 32 Switch</i>	215
Gambar 4.94 Nilai Rata-Rata <i>Jitter UDP RING 32 Switch</i>	216
Gambar 4.95 Nilai Minimal <i>Jitter UDP RING 32 Switch</i>	216
Gambar 4.96 Nilai Maksimal <i>Jitter UDP RING 32 Switch</i>	217
Gambar 4.97 Nilai Rata-Rata <i>Packet Loss UDP RING 32 Switch</i>	218
Gambar 4.98 Nilai Minimal <i>Packet Loss UDP RING 32 Switch</i>	218
Gambar 4.99 Nilai Rata-Rata <i>Packet Loss UDP RING 32 Switch</i>	219
Gambar 4.100 Nilai Rata-Rata <i>IPD MESH 24 Switch</i>	220
Gambar 4.101 Nilai Minimal <i>IPD MESH 24 Switch</i>	220
Gambar 4.102 Nilai Maksimal <i>IPD MESH 24 Switch</i>	221
Gambar 4.103 Nilai Rata-Rata <i>Throughput MESH 24 Switch</i>	222
Gambar 4.104 Nilai Minimal <i>Throughput MESH 24 Switch</i>	222
Gambar 4.105 Nilai Maksimal <i>Throughput MESH 24 Switch</i>	223
Gambar 4.106 Nilai Rata-Rata <i>Throughput UDP MESH 24 Switch</i>	224
Gambar 4.107 Nilai Minimal <i>Throughput UDP MESH 24 Switch</i>	224
Gambar 4.108 Nilai Maksimal <i>Throughput UDP MESH 24 Switch</i>	225
Gambar 4.109 Nilai Rata-Rata <i>Jitter UDP MESH 24 Switch</i>	226
Gambar 4.110 Nilai Minimal <i>Jitter UDP MESH 24 Switch</i>	226

Gambar 4.111 Nilai Maksimal <i>Jitter UDP MESH 24 Switch</i>	227
Gambar 4.112 Nilai Rata-Rata <i>Packet Loss UDP MESH 24 Switch</i>	228
Gambar 4.113 Nilai Minimal <i>Packet Loss UDP MESH 24 Switch</i>	228
Gambar 4.114 Nilai Maksimal <i>Packet Loss UDP MESH 24 Switch</i>	229
Gambar 4.115 Nilai Rata-Rata <i>IPD MESH 32 Switch</i>	230
Gambar 4.116 Nilai Minimal <i>IPD MESH 32 Switch</i>	230
Gambar 4.117 Nilai Maksimal <i>IPD MESH 32 Switch</i>	231
Gambar 4.118 Nilai Rata-Rata <i>Throughput MESH 32 Switch</i>	232
Gambar 4.119 Nilai Minimal <i>Throughput MESH 32 Switch</i>	232
Gambar 4.120 Nilai Maksimal <i>Throughput MESH 32 Switch</i>	233
Gambar 4.121 Nilai Rata-Rata <i>Throughput UDP MESH 32 Switch</i>	234
Gambar 4.122 Nilai Minimal <i>Throughput UDP MESH 32 Switch</i>	234
Gambar 4.123 Nilai Maksimal <i>Throughput UDP MESH 32 Switch</i>	235
Gambar 4.124 Nilai Rata-Rata <i>Jitter UDP MESH 32 Switch</i>	235
Gambar 4.125 Nilai Minimal <i>Jitter UDP MESH 32 Switch</i>	236
Gambar 4.126 Nilai Maksimal <i>Jitter UDP MESH 32 Switch</i>	236
Gambar 4.127 Nilai Rata-Rata <i>Packet Loss UDP MESH 32 Switch</i>	237
Gambar 4.128 Nilai Minimal <i>Packet Loss UDP MESH 32 Switch</i>	237
Gambar 4.129 Nilai Maksimal <i>Packet Loss UDP MESH 32 Switch</i>	238
Gambar 4.130 Nilai Rata-Rata <i>IPD TREE 24 Switch</i>	239
Gambar 4.131 Nilai Minimal <i>IPD TREE 24 Switch</i>	239
Gambar 4.132 Nilai Maksimal <i>IPD TREE 24 Switch</i>	240
Gambar 4.133 Nilai Rata-Rata <i>Throughput TREE 24 Switch</i>	241
Gambar 4.134 Nilai Minimal <i>Throughput TREE 24 Switch</i>	241
Gambar 4.135 Nilai Maksimal <i>Throughput TREE 24 Switch</i>	242
Gambar 4.136 Nilai Rata-Rata <i>Throughput UDP TREE 24 Switch</i>	243
Gambar 4.137 Nilai Minimal <i>Throughput UDP TREE 24 Switch</i>	243
Gambar 4.138 Nilai Maksimal <i>Throughput UDP TREE 24 Switch</i>	244
Gambar 4.139 Nilai Rata-Rata <i>Jitter UDP TREE 24 Switch</i>	245
Gambar 4.140 Nilai Minimal <i>Jitter UDP TREE 24 Switch</i>	245
Gambar 4.141 Nilai Maksimal <i>Jitter UDP TREE 24 Switch</i>	246

Gambar 4.142 Nilai Rata-Rata <i>Packet Loss UDP TREE 24 Switch</i>	247
Gambar 4.143 Nilai Minimal <i>Packet Loss UDP TREE 24 Switch</i>	247
Gambar 4.144 Nilai Maksimal <i>Packet Loss UDP TREE 24 Switch</i>	248
Gambar 4.145 Nilai Rata-Rata <i>IPD TREE 32 Switch</i>	249
Gambar 4.146 Nilai Minimal <i>IPD TREE 32 Switch</i>	249
Gambar 4.147 Nilai Maksimal <i>IPD TREE 32 Switch</i>	250
Gambar 4.148 Nilai Rata-Rata <i>Throughput TREE 32 Switch</i>	251
Gambar 4.149 Nilai Minimal <i>Throughput TREE 32 Switch</i>	251
Gambar 4.150 Nilai Maksimal <i>Throughput TREE 32 Switch</i>	252
Gambar 4.151 Nilai Rata-Rata <i>Throughput UDP TREE 32 Switch</i>	253
Gambar 4.152 Nilai Minimal <i>Throughput UDP TREE 32 Switch</i>	253
Gambar 4.153 Nilai Maksimal <i>Throughput UDP TREE 32 Switch</i>	254
Gambar 4.154 Nilai Rata-Rata <i>Jitter UDP TREE 32 Switch</i>	255
Gambar 4.155 Nilai Minimal <i>Jitter UDP TREE 32 Switch</i>	255
Gambar 4.156 Nilai Maksimal <i>Jitter UDP TREE 32 Switch</i>	256
Gambar 4.157 Nilai Rata-Rata <i>Packet Loss UDP TREE 32 Switch</i>	257
Gambar 4.158 Nilai Minimal <i>Packet Loss UDP TREE 32 Switch</i>	257
Gambar 4.159 Nilai Maksimal <i>Packet Loss UDP TREE 32 Switch</i>	258

DAFTAR LAMPIRAN



INTISARI

Arsitektur *software defined network* merupakan sebuah paradigma arsitektur baru dalam bidang jaringan komputer yang ideal untuk memenuhi kebutuhan aplikasi yang dinamis. *Software defined network* dipisahkan *control plane* dan *data plane*. Konsep utama dari jaringan yang ditentukan perangkat lunak adalah sentralisasi kendali dengan semua pengaturan kebijakan yang terletak di bidang kontrol. Dalam arsitektur *software defined network* dibutuhkan sebuah *controller* sebagai pusat kontrol jaringan. Sampai saat ini terdapat banyak *controller* yang dapat digunakan dalam arsitektur *SDN*. Dengan banyaknya *controller* yang tersedia maka akan diperlukan pengujian untuk mengetahui sejauh mana performa *controller* tersebut. Dalam penelitian ini membandingkan performa *controller ONOS* dan *controller OpenDayLight* dengan parameter pengujian seperti *IPD*, *throughput*, *jitter* dan *packet loss*.

Tahapan dalam melakukan pengujian meliputi studi literatur, perancangan, implementasi, pengujian dan analisis serta pengambilan kesimpulan. Dalam penelitian ini menggunakan topologi *mesh*, *ring*, *star* dan *tree*. Topologi *star* menggunakan 23 *switch* 40 *host* dan 31 *switch* 60 *host* sedangkan topologi *mesh*, *ring*, *tree* menggunakan 24 *switch* 44 *host* dan 32 *switch* 64 *host*. Parameter yang digunakan antara lain parameter *IPD*, *throughput*, *jitter* dan *packet loss*.

Hasil dari penelitian ini menunjukkan *controller OpenDayLight* memiliki nilai parameter *IPD* yang lebih baik dari *controller ONOS*. Pada parameter *jitter* dan *packet loss*, kedua *controller* memiliki perbedaan nilai rata-rata yang sangat kecil. Parameter *throughput* menggunakan protokol *TCP* dan *UDP*. *Controller ONOS* memiliki nilai rata-rata *throughput* protokol *TCP* dan *UDP* lebih baik daripada *controller OpenDayLight*. Dengan mengetahui sejauh mana performa *controller OpenDayLight* dan *ONOS* dari parameter pengujian yang telah ditentukan, maka diharapkan dapat menjadi panduan atau referensi mengenai perbandingan kinerja *controller ONOS* dan *OpenDayLight*.

Kata kunci: *Software Defined Network*, *ONOS*, *OpenDayLight*, *Controller*, *Jaringan*.

ABSTRACT

Software defined network architecture is a new architectural paradigm in the field of computer networks that is ideal for meeting dynamic application needs. The software defined network separates the control plane and data plane. The main concept of a software defined network is centralized control with all policy settings located centrally in the control plane. In software defined network architecture, a controller is needed as the network control center. Until now there are many controllers that can be used in the SDN architecture. With so many controllers available, it will be necessary to test to find out how far the performance of the controller is. In this study, we compared the performance of the ONOS controller and the OpenDayLight controller. Tests are carried out with several parameters such as IPD, throughput, jitter and packet loss.

The stages in conducting testing include literature studies, design, implementation, testing and analysis as well as drawing conclusions.

In this study using mesh, ring, star and tree topologies. The star topology uses 23 switches 40 hosts and 31 switches 60 hosts while the mesh, ring, tree topology uses 24 switches 44 hosts and 32 switches 64 hosts. The parameters used include IPD parameters, throughput, jitter and packet loss.

The results of this study show that the OpenDayLight controller has a better IPD parameter value than the ONOS controller. In the jitter and packet loss parameters, the two controllers have very small differences in average values. The throughput parameter uses the TCP and UDP protocols. The ONOS controller has a better average TCP and UDP protocol throughput than the OpenDayLight controller. By knowing how far the performance of the OpenDayLight and ONOS controllers is from the predetermined test parameters, it is hoped that this can be a guide or reference regarding the comparison of the performance of the ONOS and OpenDayLight controllers.

Keyword: *Software Defined Network, ONOS, OpenDayLight, Controller, Network*